

BJ8P165A

FAQ（汇集）

如果您在使用上还有其它问题请与我们联系：tbs002@bjxmcu.com

目 录

Q1: 电气特性里的 VIL/VIH 的具体含义?	4
Q2: MCU POWER ON 时, VDD 的上升时间有何限制?	4
Q3: MCU INPUT PIN 若用于侦测 110V 或 220/230 V AC 讯号的过零点 (ZERO CROSSING) 功能时, 外部应串接多大的电阻才不会造成 IC 损坏?	4
Q4: 仿真器内部的 VCC 可提供多大的电流? I/O 口最大的输出电流是多少?	4
Q5: 在睡眠模式下, 芯片输入口应如何设置以获得最低电流?	4
Q6: 在程序中应如何设置才能增加 MCU 进出 GREEN MODE 的稳定性?	5
Q7: 芯片从低速模式进入睡眠模式, 将芯片唤醒后, 系统将工作于哪种模式?	5
Q8: 芯片为何无法进入 SLEEP MODE?	5
Q9: 如何正确设置进入低速模式?	6
Q10: MCU 在 SLEEP MODE 功耗一般为多大?	6
Q11: MCU 规格中提到的“1T”是什么含义?	6
Q11: 系统板采用 RC 振荡器, 如何解决仿真和实际芯片工作的频率误差问题?	6
Q12: 应用 RC 振荡时频率应注意哪些问题?	7
Q13: 可以由目标板提供系统时钟吗?	7
Q14: 内部 ILRC 的频率为何?.....	7
Q15: 当希望程式执行速率较高 (FCPU 为 16M 或 8M) 且实际系统将工作在杂讯较严重的场合, NOISE_FILTER 打开与否影响大不大?	7

Q16: IHRC_RTC 模式使用注意事项?	7
Q17: RAM 中资料最低保持电压是多少? 是否有一个大概的范围可供参考?	8
Q18: 怎样选择 CODE OPTION 各选项?	8
Q19: 用 1M 晶振, CODE OPTION 应怎么选?	9
Q20: 怎么定义滚动码?	9
Q21: 使用 RESET 脚作为输入口时 (通过按键接地), 为何读不到低电平?	9
Q22: 在电路设计及 PCB LAYOUT 中, 可采用那些措施以加强芯片抗 ESD 能力?	9
Q23: BJ8P165A 那些 I/O 口具有内部上拉或下拉功能?	10
Q24: BJ8P165A 有几级堆栈?	10
Q25: 在产品开发过程中如何提高 EFT 特性?	10
Q26: 芯片为何无法进入 SLEEP MODE?	11
Q27: 如何正确设置进入低速模式?	11
Q28: 对实行分页管理的 RAM 区如何操作?	11

Q1: 电气特性里的 ViL/ViH 的具体含义?

◆ ViL——在一个 input mode 的 I/O 口上, 输入电压从 0 向 VDD 变化, 当 MCU 读到的值从 0 变化的 1 时, 此时对应的输入电压即为 ViL, 即输入低电平。

◆ ViH——在一个 input mode 的 I/O 口上, 输入电压从 VDD 向 0 变化, 当 MCU 读到的值从 1 变化的 0 时, 此时对应的输入电压即为 ViH, 即输入高电平。

※ 注: 当输入电压介于 ViL 和 ViH 之间时, 例如 ViL/ViH 为 0.3VDD/0.7VDD, 当输入电压为 0.5VDD 时, MCU 读到的电平将是不确定的, 用户应注意避免这种情况。

Q2: MCU Power On 时, VDD 的上升时间有何限制?

MCU Power On 时为了使 Reset 可以完全成功, 建议 Power On VDD 上升时间在 20ms 以内。当电池逐渐没电, 电池内阻增大, 造成 VDD 上升缓慢会影响 Reset 成功。参考 Datasheet 的 VDD 上升速率不能小于 0.05v/ms。

Q3: MCU input pin 若用于侦测 110V 或 220/230 V AC 讯号的过零点 (Zero Crossing) 功能时, 外部应串接多大的电阻才不会造成 IC 损坏?

由 AC LINE 直接连接到 IC 的 IO Port, 主要须考虑的是来自 AC LINE 的浪涌电压及高频杂讯可能对 IC IO Port 造成的过流及过压破坏。在 110 V 应用下, 建议串接一个 2M 欧姆电阻。在 220/230 V 应用下, 建议串接 4M~5M 欧姆。若使用 SMD 零件, 由于其耐压值只有 200V, 故必须串接 2 个 2M~2.5M 电阻。

Q4: 仿真器内部的 VCC 可提供多大的电流? I/O 口最大的输出电流是多少?

仿真器内部的 VCC 可提供电流大概为 600mA。所有的 I/O 输出电流总和在 300Ma 左右。

Q5: 在睡眠模式下, 芯片输入口应如何设置以获得最低电流?

1. 睡眠模式下, 输入口应设置为上拉状态 (input pull-up); 不能设为浮动状态 (input floating)。
2. 建议客户可透过以下两种方法实现:

(1). BJ 系列芯片大部份 I/O 都有内建可编程上拉电阻 (programmable pull-up resistor), 客户可透过程序设置内部上拉电阻使能 (input pull-up resistor enable)。

例如: 使能 P1 口上拉 (enable P1 pull-up resistor)

```
mov A, #0FFh
```

```
mov P1UR, A ;P1 上拉电阻缓存器 P1UR 设置为 1, 使能上拉
```

(2). 对内部无上拉功能的输入口 (例如: 与 RST 共享的输入口), 建议外接一个电阻 (20Kohm) 上拉到 VDD。另外, 用户有时询问该如何设置不用的 IO 口以省电。其实, 输入还是输出, 是一样的, 只要保持 IO 口有固定的状态, 不要悬浮, 即可减少漏电流的产生; 当然输出口需要根据外部电路来确定状态。

Q6: 在程序中应如何设置才能增加 MCU 进出 GREEN MODE 的稳定性?

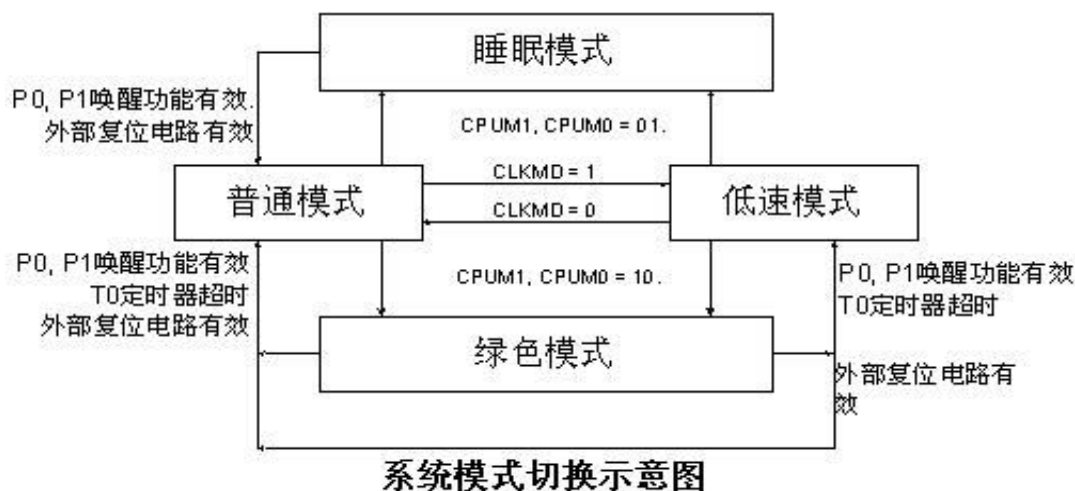
为了增加 MCU 进出 GREEN MODE 的稳定性, 在进行模式切换时, 必须使用 IDE 自带的宏指令来操作 (在 IDE 软件中已附带这部分宏指令, 路径为 IDE 安装文件夹下的 use_inc2 的夹中, 相应母体的 inc 文件内), 其它模式间的切换也必须使用对应的宏指令来完成。

关于各种模式操作的宏名称, 请参考下表:

宏名称	宏长度	说明
@SleepMode	1-word	系统进入 Sleep Mode (Power Down).
@GreenMode	3-word	系统进入 Green Mode, 包含系统同步处理程序.
@SlowMode	2-word	系统进入 Slow Mode, 同时停止高速振荡源.
@NormalMode	5-word	系统由 Slow Mode 切换至 Normal Mode, 程序包含启动高速振荡器, 高速振荡器 warm-up 程序与系统切换至 Normal Mode 控制程序.

Q7: 芯片从低速模式进入睡眠模式, 将芯片唤醒后, 系统将工作于哪种模式?

下图是 MCU 的工作模式切换图。



从上图可以看到, 不管系统是从低速模式还是从普通模式进入睡眠模式, 当系统被唤醒后, 它都会进入普通模式。

另外, 系统从 Green Mode 被唤醒后, 将返回原模式 (普通模式或低速模式)。

Q8: 芯片为何无法进入 Sleep Mode?

需要进入 Sleep Mode, 可在程序中设置: BOBSET CPUM0。如果无法进入 Sleep Mode, 请检查以下三种情况:

1. 检查 watchdog 的设置, 当选择 Always on 选项时, 系统将无法进入 sleep 模式;
2. 检查 Port0 是否变化的电平信号输入, 用户需要根据实际情况决定 Port0 是否上拉;
3. 检查是否在程序中设置 Port1 具有唤醒功能, 如果有设置此功能, 还需检测 Port1 是否有变化的电平信

号输入。

以上三种情况都可使芯片退出 Sleep Mode, 因此用户需确保外来信号的正确性, 而且作为有唤醒功能的口都要上拉。

Q9: 如何正确设置进入低速模式?

设置进入低速模式可分为两种情况: 不停掉外部高速振荡器或停掉外部高速振荡器。

1. 用户若对功耗要求不是很高, 可以不停掉外部高速振荡器。

程式设置如: BOBSET FCLKMD

2. 停掉外部高速振荡器以减小功耗。

BOBSET FCLKMD

BOBSET FSTPHX

以上指令执行顺序不能颠倒, 若客户在没有设置进入低速模式前停掉外部高速振荡器, 由于此时程式还处于普通模式状态, 振荡器一旦停振, 系统将不再执行, 从而导致出错。

详细资讯可参考 datasheet 中系统模式切换和系统低速时钟章节。

Q10: MCU 在 Sleep Mode 功耗一般为多大?

MCU 进入 Sleep Mode 时功耗将降至最小, 一般不会超过 2uA。在 -40°C~85°C 时, 其 Sleep Mode 功耗为 10~21uA。具体可参看 datasheet 电气特性章节

Q11: MCU 规格中提到的“1T”是什么含义?

“1T”是含义是 MCU 的运行时钟最高速度可为 $F_{cpu}=F_{osc}$, 因为 BJ MCU 的绝大部分指令都是单时钟周期, 所以系统执行一条指令的最短时间也为一个振荡周期。绝大部分芯片都支持“1T”, 但是在有些情况下无法做到“1T”, 比如在 Code Option 中选择 Noise_Filter Enable 时, MCU 的运行时钟最高速度只可选为 $F_{cpu}=F_{osc}/4$, 即“4T”。

Q11: 系统板采用 RC 振荡器, 如何解决仿真和实际芯片工作的频率误差问题?

建议仿真器仿真采用晶振, 实际芯片工作采用 RC 振荡电路的方式来开发。首先根据芯片内部工作频率计算采用外部晶振和 RC 振荡器的大概参数, 仿真时仿真器上插入晶振, 仿真通过后重新编译程序, 将 High_Clk 选项修改为 RC, 芯片烧录后调整目标板上 RC 振荡器的组件参数, 直至符合要求。为了便于调整 RC 的组件参数, 可以在开发时利用一闲置 I/O 口输出一固定频率方波, 如此使用示波器观察波形调整 RC 的参数, 也便于生产时的调试工作。如果没有闲置 I/O 口可使用, 可编写一简单的测试程序, 烧录芯片进行调整。

Q12: 应用 RC 振荡时频率应注意哪些问题?

RC 振荡频率主要受下述条件影响:

1. RC 振荡的工作电压, 不同的工作电压会影响 RC 振荡的工作频率。在工作频率较高时, 应注意系统的工

- 作电压, 工作电压太低, 可能出现系统工作的不稳定, 特别是电池供电系统;
2. 工作环境温度, 不同的环境温度也会影响 RC 的振荡频率;
 3. 外部的干扰源, 不同的 RC 组合, 会有不同的抗干扰性能, PCB 布板也可以改善 RC 振荡的稳定性, C 端接地点应接 MCU 系统内部地, 不应该直接接外部电路地。

Q13: 可以由目标板提供系统时钟吗?

不能, 进行仿真时默认为仿真器内部的晶振, 目标板上的晶振不起作用。

Q14: 内部 ILRC 的频率为何?

内部 ILRC 振荡器频率受工作电压影响较大, VDD=5V 时, 约 32KHz, VDD=3V 时, 约 16KHz。

Q15: 当希望程式执行速率较高 (Fcpu 为 16M 或 8M) 且实际系统将工作在杂讯较严重的场合, Noise_Filter 打开与否影响大不大?

当客户的系统工作在杂讯较严重的场合, 建议其将杂讯滤波器打开, 即 Noise_Filter 使能 (选择 Enable), 这样可以有效滤除或减少外部环境带来的干扰。当 Code Option 中的 Noise_Filter 使能时, Fcpu 选项将自动遮罩掉 Fosc/1 和 Fosc/2 选项。因而即使外挂 16M 晶振, 若 Noise_Filter 使能, Fcpu 最大也只能跑 4M。

用户应综合考虑, 尽量降低执行速率。若程式对执行速率的确要求较高, 可以考虑采用其他方法来降低干扰, 如添加滤波电容等。

Q16: IHRC_RTC 模式使用注意事项?

1. 在 IHRC_RTC 模式下, 使能 RTC 功能 (BOBSET FT0TB), 进入 GREEN 模式后, 系统会自动关闭内部高速振荡 (IHRC), 用户不需要设置 FSTPHX; 如果设置 FSTPHX (BOBSET FSTPHX), 系统会关闭外部 32K 振荡, 造成系统无法由 T0 定时唤醒; 在 IHRC_RTC 模式下, 不使能 RTC 功能 (BOBCLR FT0TB), 进入 GREEN 模式后, 系统不会自动关闭内部高速振荡, 此时设置 FSTPHX (BOBSET FSTPHX), 系统会关闭内部高速振荡和外部 32K 振荡。
2. 在其它模式 (非 IHRC_RTC 模式) 下, 进入 GREEN 模式后, 系统都不会自动关闭内部高速或外部振荡, 需要通过设置 FSTPHX 控制位来完成。

Q17: RAM 中资料最低保持电压是多少? 是否有一个大概的范围可供参考?

RAM 中资料最低保持电压因 MCU 型号而异, 用户可以参考相应 datasheet 电气特性章节 RAM Data Retention voltage 中资料。详细资讯请参考 AN040: RAM 掉电记忆功能的实现。

Q18: 怎样选择 Code Option 各选项?

不同的 chip 宣告和不同版本的编译软件, Code Operation 有不同的选项可供选择。其选项含义如下:

◆ Watchdog:

Always on—看门狗定时器一直开启;

Enable—看门狗定时器在 normal 和 slow 模式下开启, 在 green 和 sleep 模式下停止;

Disable—看门狗定时器关闭。

※ 注: 当选择 Always on 选项时, 系统将无法进入 sleep 模式。

◆ Reset_Pin:

Pxx—选择内部复位, 同时该引脚将作为单向输入口 Pxx 使用;

Reset—选择外部复位;

※ 注: 当选择内部复位时, Pxx 口为单向输入口, 且无内部上拉电阻。

◆ High_Clk:

IHRC_16M—芯片工作振荡源采用内部 16M 高速 RC 振荡电路;

Ext_RC—芯片工作振荡源采用外部 RC 振荡电路;

32K_X'tal—芯片工作振荡源采用外部低频率晶振 (例如 32.768KHz);

4M_X'tal—芯片工作振荡源采用外部标准石英或陶瓷振荡器 (一般在 2M ~ 10MHz);

12M_X'tal—芯片工作振荡源采用外部高速石英或陶瓷振荡器 (一般在 10MHz ~ 16MHz)。

※ 注: IHRC_16M 选项只有在内部集成了高速 RC 振荡电路的 IC 型号中才会出现, 当选择此项时, XIN/XOUT 两个引脚将作为一般 I/O 使用。

◆ Fcpu:

Fosc/1—指令周期 = 1 个时钟周期;

Fosc/2—指令周期 = 2 个时钟周期;

Fosc/4—指令周期 = 4 个时钟周期;

Fosc/8—指令周期 = 8 个时钟周期;

Fosc/16—指令周期 = 16 个时钟周期;

※ 注: 当在 Code Option 中选择 Noise_Filter Enable 或 IHRC_16M 时, Fcpu 选项里的 Fosc/1 和 Fosc/2 两项将被自动屏蔽。

◆ Security:

enable—程序代码加密;

disable—程序代码不加密。

◆ Noise_Filter:

enable—打开噪声滤波功能。

disable—关闭噪声滤波功能。

※ 注: 当开启噪声滤波功能后, 会提高芯片的抗干扰能力, 同时 Fcpu 选项里的 Fosc/1 和 Fosc/2 两项将被自动屏蔽。

◆ LVD:

LVD_L—VDD 低于 2.0V 时, LVD 复位系统。

LVD_M—VDD 低于 2.0V 时, LVD 复位系统, LVD 的 24-bit PFLAG 寄存器作为 2.4V 低电压监测器。

LVD_H—VDD 低于 2.4V 时, LVD 复位系统, LVD 的 36-bit PFLAG 寄存器作为 3.6V 低电压监测器。

Q19: 用 1M 晶振, Code Option 应怎么选?

当所选外部振荡器频率小于 1MHz 时, 可选择 32K_X ' tal 选项, 大于 1MHz 且小于 10MHz 可选择 4M_X ' tal 选项, 10MHz 以上可选择 12M_X ' tal 选项。

Code Option 中 High_Clk 各选项的选择只与仿真时振荡器的驱动能力有关, 在实际运行时则以所挂晶振值为准。因而, 使用 1MHz 晶振时, 可选择 32K_X ' tal 选项, 也可选择 4M_X ' tal 选项。

Q20: 怎么定义滚动码?

例:

ORG 0X11 ;0X11 代表滚动码首地址, 且必须为奇数地址

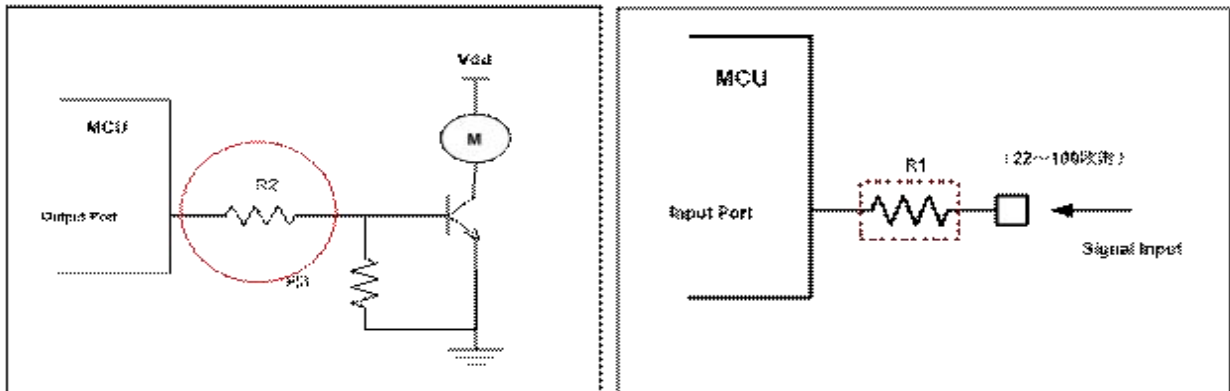
.ROLLING_CODE 2 ;2 代表 2 个地址位做滚动码 滚动码最大值为: 0XFFFF 0XFFFF

Q21: 使用 Reset 脚作为输入口时 (通过按键接地), 为何读不到低电平?

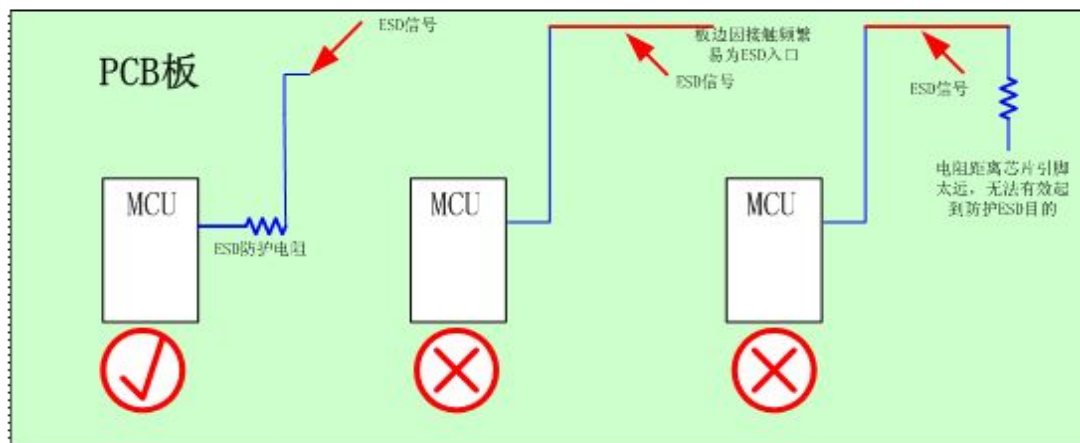
1. 查看 Code Option 选项 Reset Pin 是否选择正确;
2. OTP MCU 该引脚只能作为输入口使用, 且无内置上拉电阻, 用户需确认电路已外接上拉电阻;
3. Flash MCU Reset Pin 有不同的设计, 详情请参考 Datasheet

Q22: 在电路设计及 PCB layout 中, 可采用那些措施以加强芯片抗 ESD 能力?

1. 在电路设计中, 针对数字输入输出及接头连接线的芯片接脚, 建议可串接一适当大小的电阻 (22~100 欧姆) 以达到保护 I/O 口的效果。(请参考下图)



2. 在 PCB layout 中, 应尽量避免 I/O 口直接在 PCB 板边走线。有串电阻的 I/O 口, 应尽量将电阻靠近芯片接脚, 以达到最佳的保护效果。(请参考下图)



Q23: BJ8P165A 那些 I/O 口具有内部上拉或下拉功能?

内部上拉: P0, P1, P2, P5

内部下拉: 无

Q24: BJ8P165A 有几级堆栈?

有 8 级堆栈

Q25: 在产品开发过程中如何提高 EFT 特性?

要保证芯片的正常运行,除了自身有一定的抗干扰能力外,硬件保护也是很重要的。一般情况下从以下几个方面加以保护:

1. 电源端: 保证电源的稳定性,强电情况下蓄能电路、异常电压保护电路要根据情况加以考虑。芯片 Vdd 与 Vss 端一定也是必须要并入一小容量电容(建议为 0.1 μ F),而且位置要正确,一定是电源先经过电容再到达芯片电源端。

2. 复位端: 如果采用外部复位方式,则按照建议的复位电路设计;如果内部复位方式,一般情况下只需将 RST 端与 Vdd 端直接相连或复位埠选择为 Input 口使用。如果抗干扰要求较高,可以采用 RST 端上拉一 100K 欧姆左右的电阻到 Vdd 端或埠选择为 Input 口使用,并且 RST 端无需添加接地电容,因为电源中的高频干扰会通过电容而直接侵入芯片内部。此外复位电路在 PCB 布线时,尽量要靠近复位管脚,以减小与地端、电源端的耦合强度。

3. 晶振端: 设计振荡电路时,应该视晶振参数选择合适的匹配电容。一般来说,芯片工作频率过高,电容值不易过大。在要求频繁停振、起振的场合下,可以使 XOUT 端的电容值略大于 XIN 端的电容值,甚至可以在两端并联一大阻值电阻 R1。另外,振荡电路尽可能接近芯片振荡脚位元,并与地线和电源线保持足够的距离(3mm),以避免电源高频噪声干扰。

4. I/O 端: 具有高噪声的负载最好以光耦等组件隔离或加有吸噪声电路,如果有危险的负载,应加有上拉或下拉电阻以防止微控制器损坏时的误动作。另外,某些特殊场合由于安全的需要,具有危险性的负载

也可以利用软件脉冲驱动的方式, 透过电容耦合, 以避免微控制器复位或当机时的误启动造成的危险。

Q26: 芯片为何无法进入 Sleep Mode?

需要进入 Sleep Mode, 可在程序中设置: BOBSET CPUM0。如果无法进入 Sleep Mode, 请检查以下三种情况:

1. 检查 watchdog 的设置, 当选择 Always on 选项时, 系统将无法进入 sleep 模式;
2. 检查 Port0 是否变化的电平信号输入, 用户需要根据实际情况决定 Port0 是否上拉;
3. 检查是否在程序中设置 Port1 具有唤醒功能, 如果有设置此功能, 还需检测 Port1 是否有变化的电平信号输入。

以上三种情况都可使芯片退出 Sleep Mode, 因此用户需确保外来信号的正确性, 而且作为有唤醒功能的口都要上拉。

Q27: 如何正确设置进入低速模式?

设置进入低速模式可分为两种情况: 不停掉外部高速振荡器或停掉外部高速振荡器。

- 1 用户若对功耗要求不是很高, 可以不停掉外部高速振荡器。

程式设置如下:

```
BOBSET FCLKMD
```

- 2 停掉外部高速振荡器以减小功耗。

```
BOBSET FCLKMD
```

```
BOBSET FSTPHX
```

以上指令执行顺序不能颠倒, 若客户在没有设置进入低速模式前停掉外部高速振荡器, 由于此时程式还处于普通模式状态, 振荡器一旦停振, 系统将不再执行, 从而导致出错。

详细资讯可参考 datasheet 中系统模式切换和系统低速时钟章节。

Q28: 对实行分页管理的 RAM 区如何操作?

有些系列的单片机资料记忆体实行分页管理, Ram 区分为 BANK0, BANK1, 甚至 BANK2。

1. 定义 Bank1 的 RAM 区 当用户 ram 定义超过一个 BANK, 可以使用以下方式定义下一个 BANK 的 ram 变数。

```
.DATA //声明以下为变数定义
```

```
ORG 0X00 //BANK0 ram 地址
```

```
Buffer DS 1 //BANK0 变数
```

```
.....
```

```
ORG 0X100 //BANK1 ram 地址
```

```
Buffer1 DS 1 //BANK1 变数
```

2. Bank 区之间的操作时, 用户需要注意切换 bank。

文件更新记录

序号	版本	更改单号	更改前内容	更改后内容
1	A/0	首次发布		