

# BJ8P410

## FAQ（汇集）

如果您在使用上还有其它问题请与我们联系：[tbs002@bjxmcu.com](mailto:tbs002@bjxmcu.com)

# 目 录

<b>Q1: BJ8P410 各种模式应如何切换? .....</b>	<b>3</b>
<b>Q2: BJ8P410 在 IR 应用时要注意什么? .....</b>	<b>3</b>
<b>Q3: 为什么 BJ8P410 128 BITS RAM 不能使用? .....</b>	<b>3</b>
<b>Q4: BJ8P410 有主频和副频, 如果只用到主频, 并且是 32.768 PLL 模式, 硬件上在副频那里还需不需要外接电路? .....</b>	<b>4</b>
<b>Q5: BJ8P410 芯片烧录注意事项? .....</b>	<b>4</b>
<b>Q6: BJ8P410 在仿真时, 使用副频 RC (32.768KHZ), PLL 模式, 主频 PLL-时钟 1.065MHZ TCC 时钟选择主频时钟 1.065MHZ, 配置中断时间为 120MS, 仿真运行结果中断时间正确, 烧录芯片后, 中断时间不正确? .....</b>	<b>6</b>

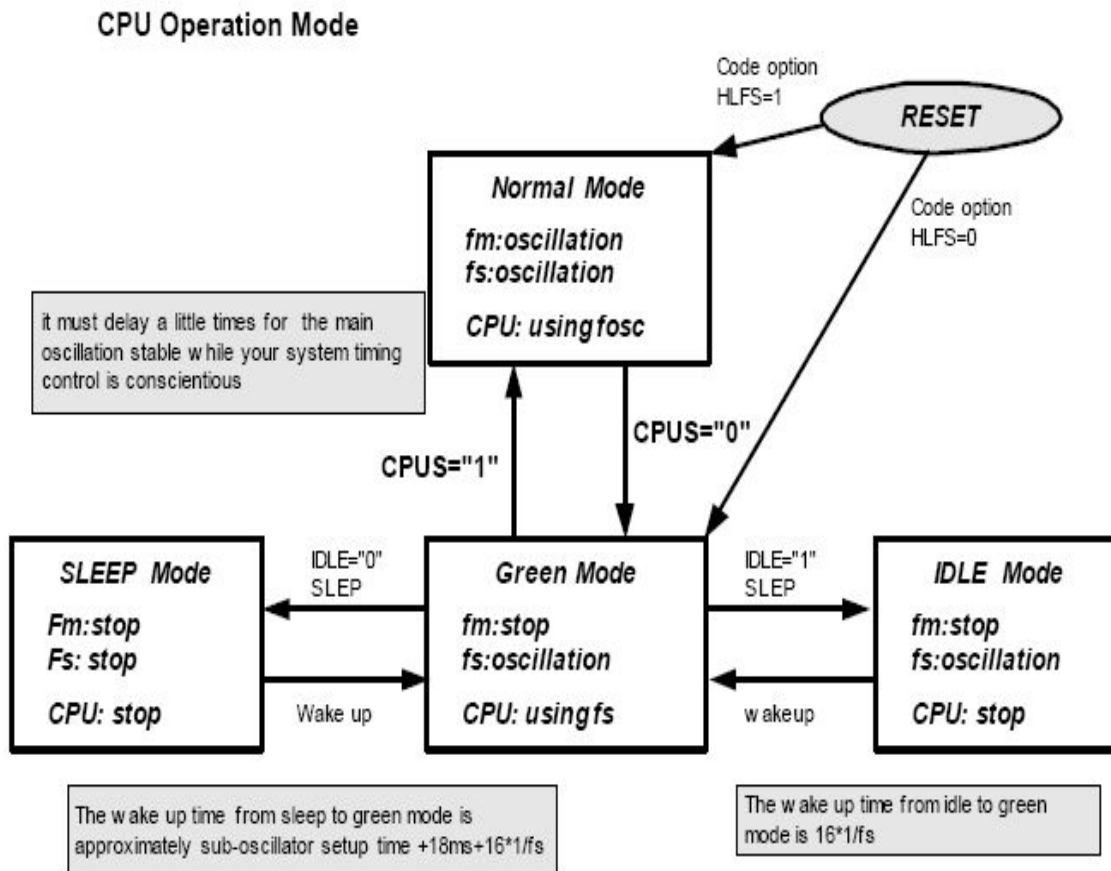
**Q1: BJ8P410 各种模式应如何切换?**

模式的切换一定要遵守如下的顺序:

NORMAL->GREEN->IDLE、

SLEEP->GREEN->NORMAL

见下图:

**Q2: BJ8P410 在 IR 应用时要注意什么?**

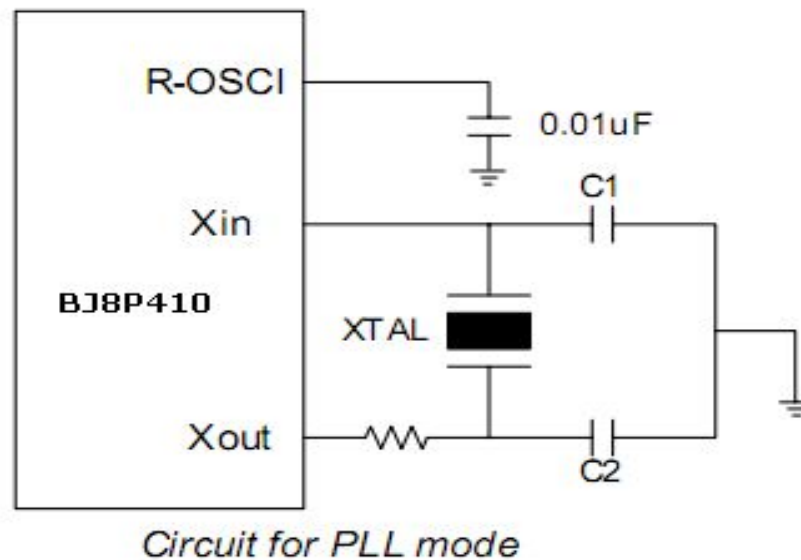
从 SLEEP、IDLE 的模式下唤醒后,从 GREEN->NORMAL 模式,为了得到稳定的主频,建议延时 5ms 再发送 IR 数据。

**Q3: 为什么 BJ8P410 128 Bits RAM 不能使用?**

128 Bits RAM 只能作为 LCD 的数据存储,而不能作为通用的 RAM 使用

**Q4: BJ8P410 有主频和副频, 如果只用到主频, 并且是 32.768 PLL 模式, 硬件上在副频那里还需不需要外接电路?**

必需在 R-OSCI 上接一个 103 (0.01uF) 的电容。如下图。

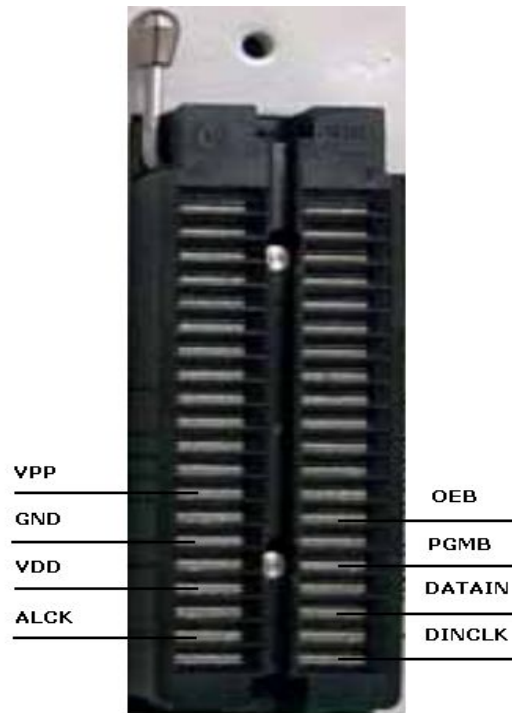


**Q5: BJ8P410 芯片烧录注意事项?**

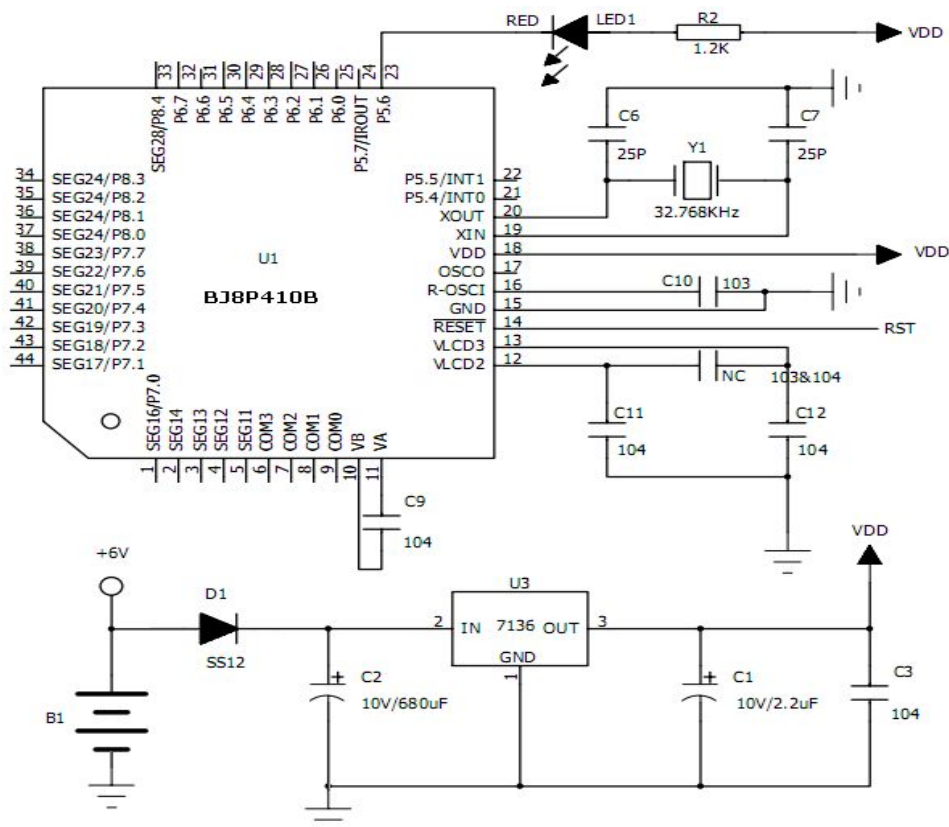
a)、烧录 BJ8P410B 芯片时, 烧录引脚定义与义隆不同, 见下图为 BJ8P410B 烧录引脚定义。。

另外引线 10cm-15cm 为宜, 最长不超过 20cm, 否则会因为干扰过大造成烧录不良率高。

Program Pin Name	IC Pin Name	L/QFP-64Pin Number	L/QFP-44 Pin Number
VPP	/RESET	25	14
GND	GND	26	15
VDD	VDD	29	18
ALCK	P54/INT0	32	21
OEB	P61	39	26
PGMB	P60	38	25
DATAIN	P56/TCC	34	23
DINCLK	P55/INT1	33	22



b)、如果芯片已经邦定在 PCB 板上，那么烧录时一定要把烧录引脚上的元件断开，例下图中，要把 C1, C2, Y1, R2 四个元件焊开，即可进行烧录。



**Q6: BJ8P410 在仿真时,使用副频 RC (32.768KHZ), PLL 模式,主频 PLL-时钟 1.065MHZ TCC 时钟选择主频时钟 1.065MHZ, 配置中断时间为 120MS, 仿真运行结果中断时间正确, 烧录芯片后, 中断时间不正确?**

BJ8P410 主频时钟只要用到 PLL 模式时, 不管是副频是 RC, 还是晶振, 程序中都要对 SBPCR 寄存器进行配置。

***RD/SBPCR (System, Booster and PLL Control Register)***  
***(Address: 0Dh)***

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	CLK2	CLK1	CLK0	IDLE	BF1	BF0	CPUS

Bit 7: Not used

Bit 6 ~ 4 (CLK2 ~ CLK0): main clock selection bits for PLL mode (code option select)

CLK2	CLK1	CLK0	Main clock	Example Fs=32.768K
0	0	0	Fs*130	4.26 MHz
0	0	1	Fs*65	2.13 MHz
0	1	0	Fs*65/2	1.065 MHz
0	1	1	Fs*65/4	532 KHz
1	X	X	Fs*244	8 MHz

Bit6~4 配置值决定主频时钟频率, 如果 Bit6~Bit4 配置出错, 主频时钟倍频就出错了。

用 A 段程序配置 SBPCR 寄存器, 在仿真器运行时, SBPCR 寄存器默认全为 1, 用 AND 指令, 可以把 Bit6~4 配置为 “010”, 主频时钟倍频为 1.065MHZ, 所以程序在仿真器运行时中断时间是正确的。但烧录芯片, 不同芯片在上电时, SBPCR 寄存器不一定默认全为 1。然后用 AND 指令, SBPCR 寄存器的 Bit6~4 有可能为 0 或 1, PLL 倍频成其它主频时钟了, 所以导致, 烧录出芯片中断时间不正确。(用 RC 32.768KHZ, 时钟误差 30%属于正常)

改用 B 段程序对 SBPCR 寄存器配置。可以保证对 SBPCR 的配置。仿真器与烧录芯片行动结果是一至的。

A、错误编程写法:

```
MOV A,SBPCR ;读取 SBPCR 寄存器值送到 A
AND A,@0B10101111 ;SBPCR 的 Bit6~4 配置为 “010”
MOV SBPCR,A ;CPUS 位为 1, 主频时钟倍频为 1.065MHZ
```

B、正确编程写法:

```
MOV A,@0B10101111 ;SBPCR 的 Bit6~4 配置为 “010” 主频时钟倍频成 1.065MHZ
MOV SBPCR,A ;设置 CPUS 位为 1, 主频时钟倍频为 1.065MHZ
```

文件更新记录

序号	版本	更改单号	更改前内容	更改后内容
1	A/0	首次发布		