

BJ8F301A

FAQ（汇集）

如果您在使用上还有其它问题请与我们联系：tbs002@bjxmcu.com

版本说明

REV.	修改内容	修改日期
V1.0	初版	2014-07-24
V1.1	增加外部中断 FAQ	2014-08-11
V1.2	增加 GPIO 的 P3.4 使用 FAQ	2014-08-21
V1.3	增加 SARADC 的使用 FAQ	2014-11-07
V1.4	1、增加 JTAG 调试时修改的 OPTION 选项无效 FAQ 2、增加从 STM8 项目移植注意事项 FAQ	2015-03-26
V1.5	1、增加频繁开启/关闭外部中断 IO 应用时注意事项	2015-09-29
V1.6	增加 1.6、2.6、2.7、2.8、3.3、4.3、5.1、5.2 等	2015-10-26
V1.7	增加 3.4、AD 基准注意事项; 8、睡眠设置注意事项	2016-01-25
V1.8	修改 4.2 章节的”读修改写”指令使用的描述	2016-05-10

目录

1 BJ-LINK300 调试.....	5
1.1 JTAG 能否调试低电压复位和看门狗复位.....	5
1.2 JTAG 能否调试 IDLE 和 STOP 功能.....	5
1.3 看门狗复位、IDLE 和 STOP 对单步调试的影响.....	5
1.4 DMA 对 JTAG 的影响.....	5
1.5 JTAG 调试时新设置的 OPTION 无效问题.....	5
1.6 JTAG 调试时, 发现 PC 乱跑, 运行值不对问题。.....	6
2 定时器.....	7
2.1 定时器 2 的 PWM 中心对齐模式波形上/下沿的注意事项.....	7
2.2 定时器配置寄存器需要连续写两次时的注意事项.....	7
2.3 定时器的 PWM 波形死区的注意事项.....	7
2.4 定时器 2 的 PWM 初始电平.....	7
2.5 定时器 2 的 PWM 第一个电平不规范.....	7
2.6 PWM 开启后需要改变占空比的注意事项.....	7
2.7 PWM 开启后需要改变周期的注意事项.....	8
2.8 PWM 开启后需要改变周期和占空比的注意事项.....	8
3 SAR ADC.....	9
3.1 ADC 数据采用 DMA 传输对其它功能的影响.....	9
3.2 SARADC 读数据时的注意事项.....	9
3.3 SARADC 出现采集失败, 等待不到 AD 转换完成.....	9
3.4 SARADC 基准使用注意事项.....	9
4 GPIO.....	11
4.1 P3.1 和 P3.4 均作为 GPIO 时的注意事项.....	11
4.2 IO 为输出时, 读取 Px[8:0] (x=0~3) 的值是外部引脚电平吗.....	11
4.3 JTAG (P30-P33) 四个调试口, 怎样变为普通 IO 使用.....	11
5 IIC:	12
5.1 读 24C02 数据需要注意事项:	12
5.2 中断对 IIC 读写操作的影响:	12
6 时钟切换.....	12
6.1 由 ICK 切换到 ECK 的注意事项.....	12
7 外部中断.....	12
7.1 外部中断和 TIMER2 应用时注意事项.....	12

7.2 频繁开启/关闭外部中断 IO 应用时注意事项.....	12
8 睡眠和唤醒.....	13
8.1 睡眠参数设置注意事项.....	13
9 项目移植.....	14
9.1 从 STM8 项目移植上电清 RAM 注意事项.....	14

1 BJ-Link300 调试

BJ8F301A 有标准 JTAG 调试接口, 配合 BJ-Link300 可以实现在线调试和下载程序。由于 BJ8F301A 复位设计和 DMA 的特点, 会导致在实际应用中 JTAG 调试或下载出现不正常, 这里我们会对 BJ-Link300 应用中可能出现的问题进行详细说明, 让大家正确使用 JTAG 调试。

1.1 JTAG 能否调试低电压复位和看门狗复位

芯片的所有复位 (上下电、外部引脚、LVR、WDT) 都会复位 JTAG, 所以应用中要注意此问题。如果使能了 LVR 复位, 就一定要保证电源电压高于 LVR 复位阈值, 否则芯片一直处于复位状态, 无法进入 JTAG 调试。

如果一上电就使能看门狗复位, 在 JTAG 重新调试下载时, 会在下载过程中产生看门狗复位, 从而导致 JTAG 下载无法顺利完成。所以如果有此应用时, 需要配置 P0.0 为 RST 引脚, 并接到 BJ-Link300 RST 控制引脚上, 并且一定要在上电使能看门狗前做一个延时, 保证下载执行前程序没有打开看门狗, 推荐延时时间不小于 50ms。

1.2 JTAG 能否调试 IDLE 和 STOP 功能

IDLE 和 STOP 时, 会停止 CPU 时钟, 也会让 JTAG 调试停止。这时如果要重新进行 JTAG 下载, 只能复位芯片, 所以尽量避免程序一开始就 IDLE 或 STOP。如果不可避免有此应用的话, 解决办法同一上电就使能看门狗复位一样, 增加硬件复位 RST 引脚, 并接到 BJ-Link300 RST 控制引脚上, 同时上电执行 IDLE 或 STOP 前延时不小于 50ms。

1.3 看门狗复位、IDLE 和 STOP 对单步调试的影响

程序中打开看门狗复位使能, 然后执行单步调试, 会出现看门狗复位。因为单步调试时, 时钟没有停, 这时看门狗溢出复位了整个芯片, 包括 JTAG。实际调试中可以先关闭看门狗复位使能, 执行单步调试, 待程序调试好后再开看门狗使能, 然后全速 run 程序。

如果单步到执行 IDLE 或 STOP 时进行 JTAG 下载操作, 会出现第 1.2 节的问题, 解决办法是尽量避免在此处下载程序或者增加 RST 引脚到 BJ-link300 RST 控制引脚上。

1.4 DMA 对 JTAG 的影响

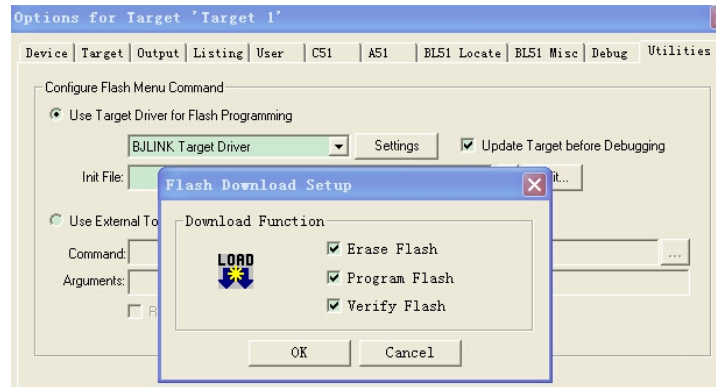
BJ8F301A 的 DMA 功能比较独特, 开启 DMA 功能时整个 CPU 会停止, 包括 JTAG 调试, 直到 DMA 执行完成, 所以大家要注意避免单步调试 DMA, 而选择采用断点方式调试。

1.5 JTAG 调试时新设置的 OPTION 无效问题

在线调试时: 重新设置 OPTION 选项, 如设置时钟分频从 1 分频设为 2 分频或者其他分频, 下载设置完后, 芯片要重新上电, 新设置的选项才会起作用。

1.6 JTAG 调试时, 发现 PC 乱跑, 运行值不对问题。

- 1、 Use Extended Linker (LX51) instead of BL51
 Use Extended Assembler (AX51) instead of A51 不需要勾选;
- 2、如果使用汇编时, 头文件里请包含“\$NOMOD51”语句, 使用自己定义的系统寄存器!
- 3、确保 DownLoad 选项,勾选了校验, 确保 Load 的程序经过校验, 正确下载到 IC 里。如下图:



- 4、确保 DEBUG 前, LOAD 进入的程序就是编译好的 HEX 文件, 以及 LOAD 成功。

如果 LOAD 不成功, 校验失败, 则不能直接 DEBUG 进入, 这样即使进入了 DEBUG, 由于 DEBUG 的程序不是你实际程序, 看到的现象就是 PC 乱跑, 其实仔细看反汇编就会发现, 源程序会和反汇编不一致。此时需要用 ICP 成功烧录编译好的 HEX 文件, 然后再 DEBUG 进入在线调试。

2 定时器

2.1 定时器 2 的 PWM 中心对齐模式波形上/下沿的注意事项

PWMx 和 PWMxN 波形的上/下沿的点由 16Bit 的值决定, 该值不能等于 `xxFFh` (只关注低 8 位), 否则会出现波形消失的现象。

中心对齐模式的上/下沿是根据 T2PWMxRE、T2PWMxMV (补波还包含 T2PWMDZ) 共同决定的。当中心对齐的上/下沿刚好到达 `xxFFh` (只关注低 8 位), 需要配置相关寄存器加/减 1 来规避这个值。例如, T2PWM1REH=10h, T2PWM1REL=20h, 而移动寄存器配置为往右移动, T2PWM1MV=21h, 则最终得到的变化沿值是 `0FFFh`, 那么软件需要把它改成 `0FFEh`。可以通过修改 T2PWM1RE 或 T2PWM1MV。补波同理 (需要考虑 T2PWMDZ 的影响)。

2.2 定时器配置寄存器需要连续写两次时的注意事项

定时器功能 (PWM、重载值等) 的很多参数在配置时, 需要由高到低连续写两次, 如 T1PWMxRE、T2PWMxFE 等等。如果配置 T1PWMxRE 时, 在连续写两次寄存器的过程中正好被某个中断服务程序打断, 即中断前写第一次, 中断后写第二次, 那么在完成第二次写入之前, T1PWMxRE 的值都不正确, 将影响到 PWM 波形。

推荐采用定时器相关功能中自身的中断来进行参数配置, 如 PWM 波形的参数配置在进入自己本身的中断程序后, 再改变需要配置的寄存器 (需要由高到低连续写两次的寄存器)。

2.3 定时器的 PWM 波形死区的注意事项

死区配置完成后, 注意补波上/下沿的点也不能超过定时器的计数范围。即补波的上/下沿也必须在 T1RELR 与 65535 之间。定时器 2 的中心对齐模式下, 补波的上/下沿也必须在 0 与 T2PWMCA 之间。

2.4 定时器 2 的 PWM 初始电平

T2PWM 补波的初始电平如何配置才能固定为想要的电平:

补波的使能位 PWM_CKOEN ;必须 PWMEN 之后赋值(下面的代码), 就不会影响初始值。此时的初始值可通过配置相应 IO 口位输出相应电平。

```
T2PWMCON = 0x00;
```

```
T2SR = 0x01;
```

2.5 定时器 2 的 PWM 第一个电平不规范

第一个互补脉冲周期不对的问题, 造成原因是使能 PWM 的时刻不一定在 T2 的开始计数位置, 需要在 T2 中断中操作 T2CCEN 来规避。

2.6 PWM 开启后需要改变占空比的注意事项

PWM 开启后, 若要改变占空比, 需在 PWM 中断程序中对 PWM 上升点和下降点的寄存器进行赋值, 且 PWM 中断过程中不允许被更高优先级的其他中断所打断, 建议不设置中断优先级或者将 PWM 中断优先级设置为最高; 另外, PWM 中断程序尽量只有赋值语句, 保证中断程序运行的时间小于一个 PWM 周期;

2.7 PWM 开启后需要改变周期的注意事项

PWM 开启后,若要改变周期,需要在 PWM 中断程序中对 PWM 周期寄存器进行赋值,且 PWM 中断过程中不允许被更高优先级的其他中断所打断,建议不设置中断优先级或者将 PWM 中断优先级设置为最高;另外,PWM 中断程序尽量只有赋值语句,保证中断程序运行的时间小于一个 PWM 周期;

2.8 PWM 开启后需要改变周期和占空比的注意事项

PWM 开启后,若要改变周期和占空比,需要在 PWM 两次中断程序中完成,第一次 PWM 中断程序对 PWM 周期寄存器进行赋值,第二次 PWM 中断对 PWM 上升和下降点进行赋值(改变占空比);同样,两次 PWM 中断过程中都不允许被更高优先级的其他中断所打断,建议不设置中断优先级或者将 PWM 中断优先级设置为最高;另外,PWM 中断程序尽量只有赋值语句,保证中断程序运行的时间小于一个 PWM 周期;

3 SAR ADC

3.1 ADC 数据采用 DMA 传输对其它功能的影响

ADC 数据采用 DMA 传输时可能导致 CPU 不正常, 从而导致其它模块不正常。

DMA 传输时, CPU 需要把主导权交给 DMA, 导致 CPU 在这个过程中停下来, 不能跑程序, 直到 DMA 完成数据传输, 才会交还主导权给 CPU。如果这个过程中某些中断来了, 就不会响应, 如果时间长了, 中断多了, 可能会在 DMA 完成的时候, 频繁进入中断, 导致出错。

在使用该功能时, 要注意与其它模块的协调, 在 DMA 传输数据的时候, 不要响应或者屏蔽其它模块, 包含中断, 接收数据等等。

3.2 SARADC 读数据时的注意事项

BJ8F301A 的 SAR ADC 可以通过查询 DRDY 标志位的方式实现不进中断读取 AD 转换结果。不过这种非中断方式和中断方式存在一个差别, 就是 **DRDY 置 1 后, 还需延时 6 个 NOP 时间才能从寄存器里读出 AD 转换结果**, 而中断方式则不需要这样一个等待时间。

3.3 SARADC 出现采集失败, 等待不到 AD 转换完成

- 1、初始化 AD 前关总中断, 初始化 AD 完成后再开总中断。
- 2、设置完参考电压后, **必须延时 28 个 NOP 以上时间**, 才能选择相应 IO 口为 AD 口。
- 3、ADCON1 配置 AD 通道后, **必须延时 28 个 NOP 以上时间**, 才能启动 AD 转换。
- 4、查询方式等待 DRDY 置 1 后, **还需延时 6 个 NOP 时间才能从寄存器里读出 AD 转换结果 (3.2)**。
- 4、更换参考电压和睡眠唤醒后, 需要重新初始化 AD。

3.4 SARADC 基准使用注意事项

1、如果使用内部 Vref, 不再切换到其它参考时, 仅在上电初始化时配置一次即可, 即使关闭 ADEN 也不影响。

2、如果工作过程中, 需要切换基准, 在切换到 2.44V 基准时, 需要使用“软启动”模式: 即切换前先将时钟切换到 WCK 作为 CPUCLK, 再开启 2.44V 基准, 延时后, 再从 WCK 切回 IRC 或 ECK。

```

/*****

```

```

* Function   : Enable_VREFP_244V
* Description: 使能内部 2.44V 基准: 使用软启动模式
* Input      : None
* Output     : None

```

```

*****/

```

```

void Enable_VREFP_244V(void)
{
    ANACON1&=0xfd; //确保 WCK 打开
    CLKSEL |= 0x01; //切换到 WCK
    _nop_();
    _nop_();
    _nop_();
}

```


4 GPIO

4.1 P3.1 和 P3.4 均作为 GPIO 时的注意事项

当 P3.1 和 P3.4 均作 GPIO 时, 其方向控制寄存器共用一位 P3OE[1], 所以 P3.1 和 P3.4 要么同时为输入, 要么同时为输出, 不可一个为输入, 一个为输出。当配置成其他功能时不受此限制。

4.2 IO 为输出时, 读取 P_x[8:0] (x=0~3) 的值是外部引脚电平吗

3 系列, 包括 301 和 302。如果此时 IO 口为输出状态, 则不管是用什么指令, 包括读改写或者其他 mov 指令, 对 IO 的操作, 我们都是读到送给 IO 的值。

如果此时 IO 口为输入状态, 才需要分读改写指令。如果此时用非读改写指令来读 IO 状态, 比如 MOV 指令, 则读到的是真实外面 IO 的值。但是, 如果是用读改写指令, 比如 ANL 来读取 IO 状态, 则此时读到的 IO 值是我们之前设定给 IO 为输出的值, 而不是此时 IO 为输入时外面的值。

表 4- 1 “读-修改-写” 指令列表

助记符	说明	代码	字节	周期
ANL direct,A	累加器和直接寻址相与	0x52	2	3
ANL direct,#data	立即数和直接寻址相与	0x53	3	4
ORL direct,A	累加器和直接寻址相与	0x42	2	3
ORL direct,#data	立即数和直接寻址相或	0x43	3	4
XRL direct,A	累加器和直接寻址异或	0x62	2	3
XRL direct,#data	立即数和直接寻址异或	0x63	3	4
JBC bit, rel	如果位设置和清除位则跳转	0x10	3	4
CPL bit	按位取反	0xB2	2	3
INC direct	直接递增	0x05	2	3
INC @Ri	间接递增	0x06-0x07	1	3
DEC direct	直接递减	0x15	2	3
DEC @Ri	间接递减	0x16-0x17	1	3
DJNZ direct,rel	若递减不为零则转移	0xD5	3	4
MOV bit,C	移动进位标志位到直接寻址	0x92	2	3
CLR bit	清除位	0xC2	2	3
SETB bit	设置位	0xD2	2	3

4.3 JTAG (P30-P33) 四个调试口, 怎样变为普通 IO 使用

需要禁止 JTAG 功能, 将 PWM_CKOEEN 寄存器的第七位 JTAGEN=0 即可。

如果禁止了 JTAG 功能, 则不能用 KEIL 下载程序和调试了。只能用 ICP 进入烧录。

但是如果返回到 KEIL 在线调试, 则需要先利用 ICP 烧录一个程序是 JTAGEN=1 (上电默认为 1) 功能的程序, 才可以再次用 KEIL 进行下载和调试。

5 IIC:

5.1 读 24C02 数据需要注意事项:

1、在发送完“器件地址+读”信号,并等待 0X40 状态发送完后,开始接收数据。

如果接收数据只有一个,或者只剩下最后一个,不需要设置 ACK (AA=0 即可),同时清除上次的 I2CF。

如果接收的数据不止一个,且剩下数据不止一个,则设置 ACK (AA=1),同时清除上次的 I2CF。表示还有数据需要接收。具体请参考 24C02 的应用范例。

2、等待 I2CF=1,然后读取 I2CDAT 数据

3、读取数据后,可以不需要等待 0X50 状态;如果进行等待,则最后一字节数据时,不需要判断 0x50。因为最后一字节数据在前面已经被接收了,等待即为死等待。

5.2 中断对 IIC 读写操作的影响:

中断程序过长,会影响数据的写入。所以如果使用硬件 IIC 查询方式操作时,最好是中断程序不要太长,且中断不要太频繁。另外也可以采取关闭中断方式进行操作。

6 时钟切换

6.1 由 ICK 切换到 ECK 的注意事项

由于 ECK 的起振时间较长,高速晶体约为几个 ms,32.768KHz 晶体达到 500ms 以上,所以当一上电就需要将主时钟由 ICK 切换到 ECK 时,需要先判断 ECKSTOPF 是否为 1,待 ECKSTOPF 为 0 后,再进行主时钟切换到 ECK,否则会出现切换不成功的现象。

7 外部中断

7.1 外部中断和 Timer2 应用时注意事项

由于 Timer2 必须软件清除中断标志位 TF2,而外部中断标志位刚好也在 IRCON 寄存器里,IRCON 支持位操作,当采用 clr TF2 方式清除 TF2,会导致 IRCON[4:0]出现意想不到的值,如果这时开了外部中断,可能会导致一次外部中断。所以在应用中避免这种方式的清除 TF2 标志,同时也不要位操作 IRCON 的其它 Bit 位,清除 TF2 的最佳方法是 mov IRCON, #0x00。

7.2 频繁开启/关闭外部中断 IO 应用时注意事项

由于反复关闭和打开外部 I/O 中断使能是会导致误触发外部中断。

规避方法:

1、中断中不去操作 EXxIEN,也就是不频繁关闭外部中断 IO。就可以应用在一组 P 口上只用到其中

一个 IO 用来做外部中断的应用中, 用 EXx=0/1 整体操作即可。

2、在关闭 IO 使能位之前判断 I/O 是否为 1, 为 1 才关使能位 (EXxIEN)。然后在想要开启的时候, 再重新打开 IO 中断使能 (EXxIEN)。

8 睡眠和唤醒

8.1 睡眠参数设置注意事项

1、必须使用“软启动模式”: 即在进入 Stop 前切换到 WCK 作为 CPUCLK, 用 WCK 下达 stop 指令, 唤醒后再由 WCK 切回 IRC 或 ECK。

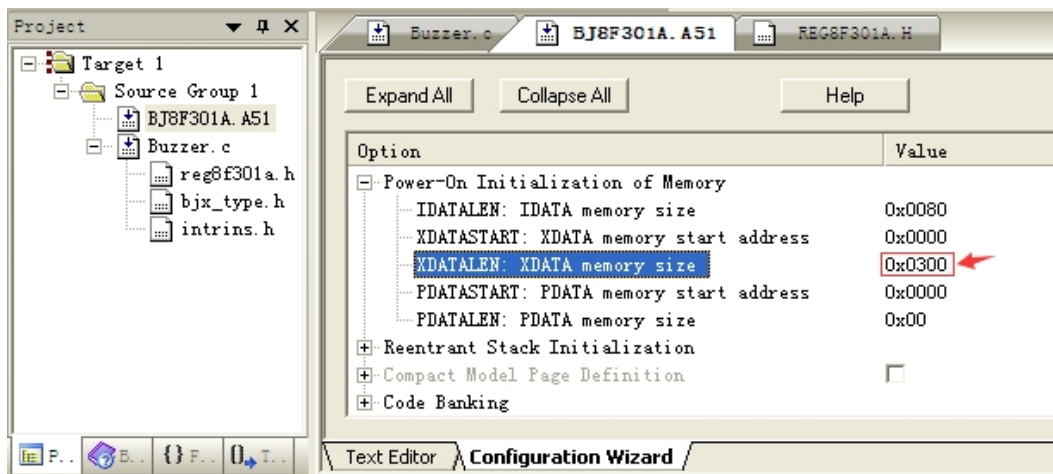
```
/******  
* Function   : Enter_Stop  
* Description: 进入 STOP 模式: 使用软启动模式  
* Input      : None  
* Output     : None  
*****/  
void Enter_Stop(void )  
{  
    ANACON1&=0xfd; //确保 WCK 打开  
    CLKSEL |= 0x01; //切换到 WCK  
    _nop_();  
    _nop_();  
    _nop_();  
    _nop_();  
    PCON = 0x02;  
    //唤醒后需要至少 4 个 NOP 的延时  
    _nop_();  
    _nop_();  
    _nop_();  
    _nop_();  
    _nop_();  
    CLKSEL &= 0xfe; //切回到 ICK  
    _nop_(); //至少 4 个 NOP 的延时  
    _nop_();  
    _nop_();  
    _nop_();  
}
```

9 项目移植

9.1 从 STM8 项目移植上电清 RAM 注意事项

ST 调试工具里面会自动将 RAM 清0, KEIL 不会。如果用户的项目里需要上电自动清 RAM, 而随机 RAM 值可能造成程序运行不正常的话, 就需要手动修改 KEIL 里的配置文件, 设置成自动清 RAM。

解决办法: 如下图在 KEIL 中配置上电清内、外部 RAM。如下图红色部分:



文件更新记录

序号	版本	更改单号	更改前内容	更改后内容
1	A/0	首次发布		
